

ΣΥΣΤΗΜΑ ΑΣΥΡΜΑΤΗΣ ΜΕΤΑΔΟΣΗΣ ΔΕΔΟΜΕΝΩΝ

Φ. Πλέσσας, Α. Μιαουδάκης, Γρ. Καλύβας, Κ. Ευσταθίου

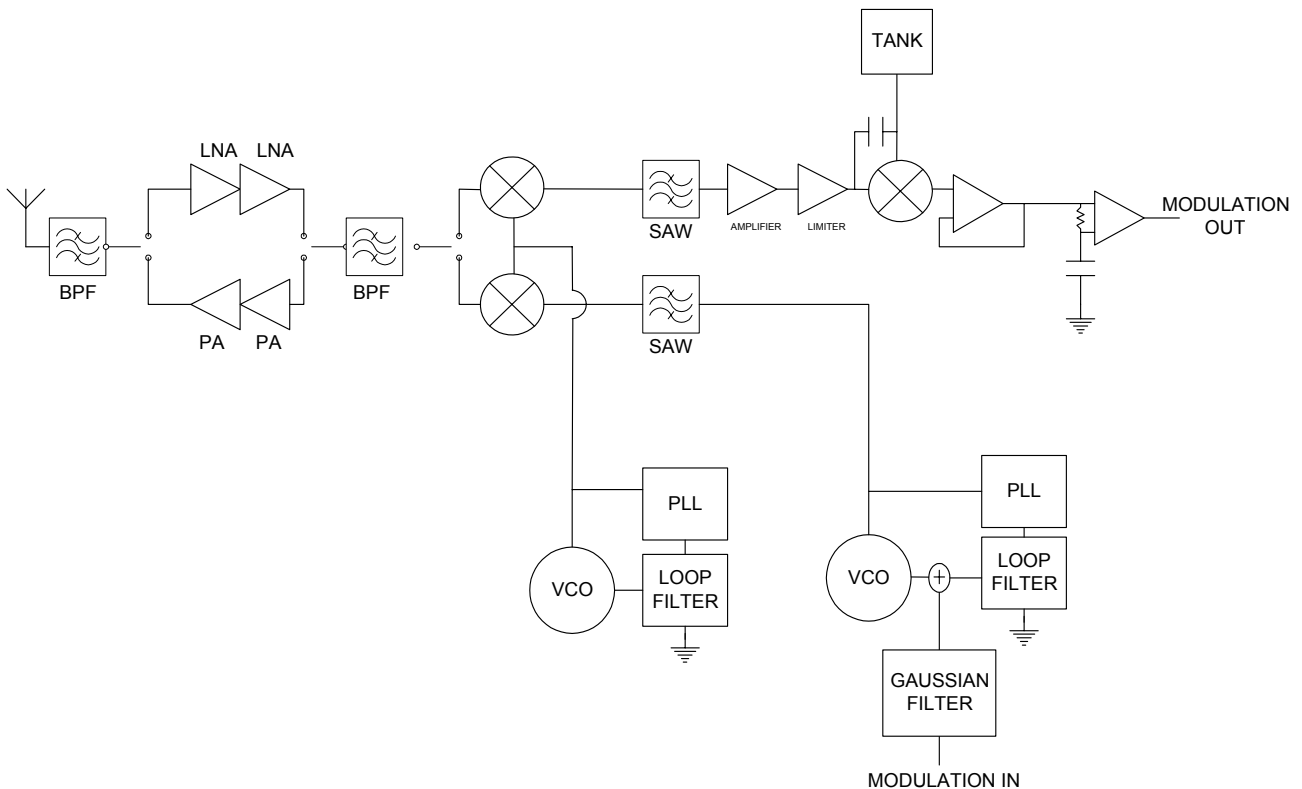
Πανεπιστήμιο Πατρών, Τμήμα Ηλεκτρολόγων Μηχανικών και Τεχνολογίας Υπολογιστών
 Εργαστήριο Ηλεκτρονικών Εφαρμογών, 26500 Ρίον-Πάτρα
 Τηλ.: +30.61.997822, Fax: +30.61.997333
 e-mail: kalivas@ee.upatras.gr, plessas@ee.upatras.gr

Περίληψη- Στην παρούσα εργασία παρουσιάζεται η δομή, η χρήση και η λειτουργία ενός RF modem για ασύρματη μετάδοση δεδομένων σε υψηλές ταχύτητες. Το σύστημα αυτό συνδέεται στην ασύγχρονη σειριακή θύρα υπολογιστή. Έχει την δυνατότητα να λαμβάνει από αυτή τα δεδομένα, να τα διαμορφώνει και να τα μεταδίδει με ασύρματο τρόπο. Το modem χρησιμοποιεί την τεχνική της αναπήδησης συχνοτήτων με την χρήση συνθέτη συχνοτήτων στα 2.4 GHz. Η διαμόρφωση είναι GFSK και ο ρυθμός μετάδοσης 1 Mb/s. Χρησιμοποιεί την περιοχή συχνοτήτων 2.4 GHz – 2.5 GHz και η ισχύς εξόδου είναι < 1 W. Το σύστημα αυτό μπορεί να χρησιμοποιηθεί σε πολλαπλές εφαρμογές. Τέτοιες είναι προσωπικές επικοινωνίες, επικοινωνίες point to point και βιομηχανικές εφαρμογές για μετάδοση πληροφοριών για τον έλεγχο και την παρακολούθηση διεργασιών που λαμβάνουν χώρα σε εκτεταμένη γεωγραφική περιοχή (μερικών Km²).

1. ΕΙΣΑΓΩΓΗ

Το ολοκληρωμένο σύστημα επικοινωνίας αποτελείται από δύο ψηφιακά modems που υλοποιούνται σε FPGA, τα οποία συνδέονται στα αντίστοιχα RF modems και έτσι δημιουργείται ένα ολοκληρωμένο σύστημα επικοινωνίας. Η επικοινωνία είναι half duplex. Αυτό σημαίνει ότι σε δεδομένη χρονική στιγμή το ένα RF modem μόνο εκπέμπει και το άλλο μόνο λαμβάνει. Τα modems αυτά ελέγχονται από software, μπορούν να στέλνουν και να λαμβάνουν δεδομένα σε μορφή πακέτων και κάθε ένα από αυτά συνδέεται με ένα RF modem. Κάθε πακέτο περιλαμβάνει εκτός από

τα δεδομένα και πληροφορία για τον συγχρονισμό. Έτσι δημιουργείται ασύρματη ζεύξη από δύο ζεύγη RF modem – ψηφιακό modem. Το πακέτο δημιουργείται στο ψηφιακό modem, οδηγείται στο RF modem, εκπέμπεται, λαμβάνεται από το δεύτερο RF modem, αναγνωρίζεται και αποκωδικοποιείται στο δεύτερο ψηφιακό modem. Την επόμενη χρονική στιγμή και αφού το ψηφιακό modem έχει αναγνωρίσει το πακέτο, αποκρίνεται και στέλνει ανάλογο πακέτο. Έτσι έχουμε την διαδοχική ανταλλαγή πακέτων με τρόπο half duplex όπως φαίνεται και στο τμήμα των μετρήσεων (Σχ. 13).



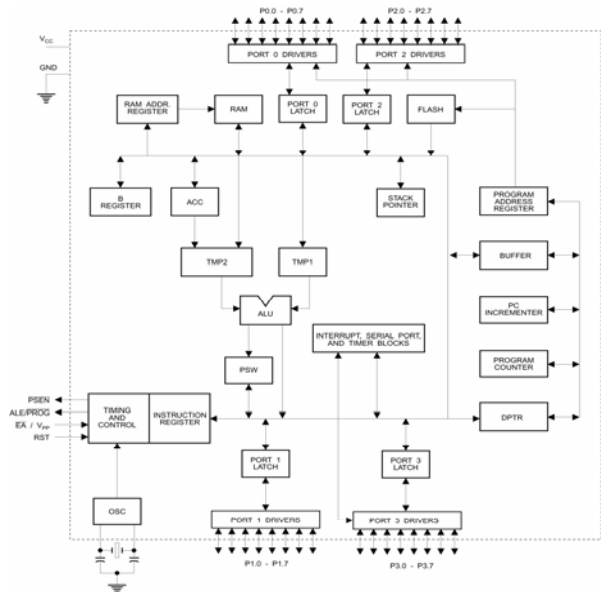
Σχήμα 1. Το block διάγραμμα του RF modem.

Τα κύρια υποσυστήματα του RF modem είναι το τμήμα βασικής ζώνης (baseband), ο RF συνθέτης συχνοτήτων και το RF Front-End. Τα δεδομένα εισάγονται στο baseband σειριακά, περνούν από ένα gaussian φίλτρο και προστίθενται στην είσοδο ελέγχου του VCO το οποίο ελέγχεται από ένα PLL. Στην έξοδο του συνθέτη το διαμορφωμένο σήμα είναι στα 110.5 MHz. Στην συνέχεια το σήμα μέσω ενός SAW φίλτρου οδηγεί το RF Front-End. Εκεί με μεταγωγή συχνότητας (up-conversion) λαμβάνεται η τελική συχνότητα 2.45 GHz. Το σήμα περνά από ένα band pass φίλτρο και οδηγεί δύο ενισχυτές που είναι απαραίτητοι για να έχουμε ισχύ εξόδου περίπου 25 dBm που απαιτείται σύμφωνα με τις προδιαγραφές. Τέλος πριν την κεραία, υπάρχει άλλο ένα bandpass φίλτρο. Αντίστοιχα στον δέκτη εισέρχεται το RF σήμα από την κεραία περνά από το bandpass φίλτρο, από δύο ενισχυτές χαμηλού θορύβου (LNA), από δεύτερο φίλτρο και από τον μίκτη λήψης όπου γίνεται ένα down-conversion στα 110.5 MHz. Το σήμα αυτό μέσω SAW φίλτρου οδηγείται στο baseband, όπου γίνεται αποδιαμόρφωση με την τεχνική quadrature detection. Η έξοδος του detector οδηγείται σε συγκριτή ο οποίος παράγει τελικά τους ψηφιακούς παλμούς, που αντιστοιχούν στα μεταδιδόμενα δεδομένα. Οι διαδικασίες του up και down conversion απαιτούν την χρήση συνθέτη συχνοτήτων με περιοχή λειτουργίας 2,290 GHz έως 2,370 GHz. Ο ρυθμός αναπήδησης συχνοτήτων είναι 50 Hz και το βήμα συχνότητας 1.5 MHz. Το block διάγραμμα του συστήματος, όπως περιγράφηκε παραπάνω, παρουσιάζεται στο Σχήμα 1.

2. ΤΟ ΤΜΗΜΑ ΒΑΣΙΚΗΣ ΖΩΝΗΣ

2.1 Ο Μικροελεγκτής

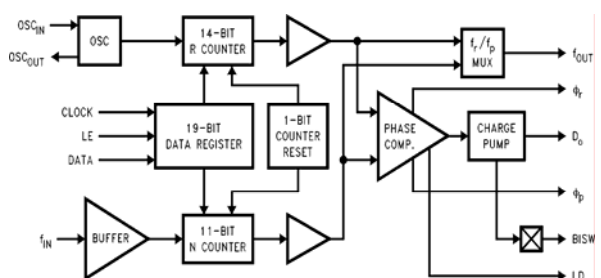
Ο μικροελεγκτής που χρησιμοποιείται είναι ένας microcontroller των 8-bit, συμβατός με τα προϊόντα MCS-51 της Intel [1]. Φορτώνεται με τον κατάλληλο κώδικα σε assembly έτσι ώστε να προγραμματίζει τους συνθέτες συχνοτήτων στην βασική ζώνη (baseband) και στο IF (2.28 GHz-2.38 GHz) καθώς και τον δέκτη. Για τον προγραμματισμό κάθε PLL καθώς και του πομποδέκτη IF χρησιμοποιούνται τρία σήματα : CLOCK, DATA και LE. Τα σήματα CLOCK και DATA είναι κοινά, ενώ το LE μοναδικό για κάθε ένα από αυτά. Συνολικά υπάρχουν 6 σήματα προγραμματισμού που αντιστοιχούν στις εξόδους P0.1 έως P0.7 της PORT 0. Ο κώδικας αποθηκεύεται στην προγραμματιζόμενη και διαγραφόμενη μνήμη ανάγνωσης (PEROM) του μικροελεγκτή. Περιλαμβάνει τις λέξεις οι οποίες είναι απαραίτητες για να προγραμματιστούν τα PLL καθώς και ο πομποδέκτης IF. Η μορφή των λέξεων αυτών παρουσιάζεται σε επόμενη παράγραφο. Οι λέξεις αυτές στέλνονται bit προς bit σε κάθε ολοκληρωμένο που χρειάζεται προγραμματισμό από την αντίστοιχη έξοδο της PORT 0.



Σχήμα 2. Το block διάγραμμα του μικροελεγκτή.

2.2 Ο συνθέτης συχνοτήτων του τμήματος βασικής ζώνης

Χρησιμοποιείται ένας συνθέτης συχνοτήτων σχεδιασμένος για λειτουργία μέχρι την συχνότητα των 160 MHz. Σε συνδυασμό με έναν υψηλής ποιότητας κρυσταλλικό ταλαντωτή που παρέχει την συχνότητα αναφοράς και ένα φίλτρο, παράγει την τάση ελέγχου του VCO (ελεγχόμενος από τάση ταλαντωτής). Ο προγραμματισμός του συνθέτη γίνεται με την βοήθεια ενός interface 3 γραμμών (Data, Enable, Clock). Στο απλοποιημένο διάγραμμα του Σχήματος 3 φαίνεται ο καταχωρητής των 19-bit (register), ο μετρητής R των 14-bit (R counter), ο μετρητής N των 11-bit (N counter) και το Latch του 1-bit που ελέγχει την έναρξη της διαδικασίας εκτέλεσης του προγραμματισμού.

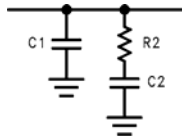


Σχήμα 3. Το block διάγραμμα του συνθέτη.

Ο συνθέτης αποτελείται από έναν ψηφιακό διαιρέτη που διαιρεί την συχνότητα του κρυστάλλου F_{osc} με το R. Η συχνότητα εξόδου F_{out} διαιρείται από δεύτερο διαιρέτη με τον αριθμό N. Τελικά η συχνότητα εξόδου του ελεγχόμενου από τάση ταλαντωτή είναι $F_{out} = [N] \times F_{osc} / R$. Ο αριθμός R αποθηκεύεται στον μετρητή R (R counter) που έχει εύρος 14-bit και ο

Nout στον μετρητή N (N counter) που έχει εύρος 11-bit. Αν το Control bit είναι σε υψηλή στάθμη (λογικό 1) τα δεδομένα μεταφέρονται από τον καταχωρητή των 19-bit (register) στον μετρητή R, ενώ αν είναι σε χαμηλή στάθμη (λογικό 0) μεταφέρονται στον μετρητή N. Η διαδικασία ξεκινά όταν ληφθεί λέξη R της οποίας το 15^ο bit είναι σε λογικό 1.

Για την ορθή λειτουργία του PLL και την απόρριψη των AC συνιστωσών του σήματος εξόδου του συγκριτή φάσης απαιτείται ένα φίλτρο στην έξοδο του οποίου υπάρχει μόνο η DC συνιστώσα που οδηγεί το VCO. Τα χαρακτηριστικά του φαίνονται στο Σχήμα 4.



$$Z(s) = \frac{s(C_2 \cdot R_2) + 1}{s^2(C_1 \cdot C_2 \cdot R_2) + sC_1 + sC_2}$$

Σχήμα 4. Το ζωνοδιαβατό φίλτρο δευτέρας τάξης και η συνάρτησή μεταφοράς του.

Τα C_1 , C_2 , R_2 , υπολογίζονται από τις ακόλουθες εξισώσεις [2]:

$$C_1 = \frac{T_1 \cdot K_\phi \cdot K_{VCO}}{T_2 \cdot \omega_p^2 \cdot N} \sqrt{\frac{1 + (\omega_p \cdot T_2)^2}{1 + (\omega_p \cdot T_1)^2}} \quad (1)$$

$$C_2 = C_1 \cdot \left(\frac{T_2}{T_1} - 1\right) \quad (2)$$

$$R_2 = \frac{T_2}{C_2} \quad (3)$$

$$T_1 = \frac{\sec \phi_p - \tan \phi_p}{\omega_p} \quad (4)$$

$$T_2 = \frac{1}{\omega_p^2 \cdot T_1} \quad (5)$$

Όπου :

K_{VCO} (MHz/V): Η σταθερά ευαισθησίας του VCO

K_ϕ : Ο λόγος του ρεύματος στην έξοδο προς την διαφορά φάσης στην είσοδο

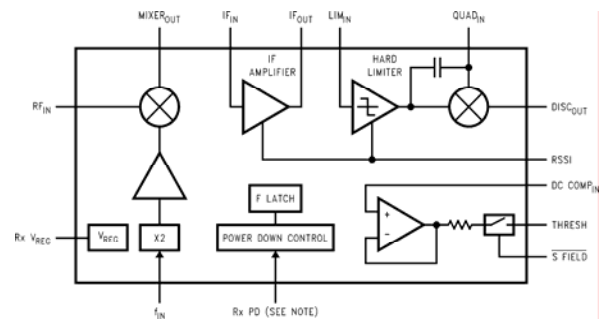
N : Ο διαιρέτης N

ω_p : Το εύρος ζώνης του βρόγχου

ϕ_p : Το περιθώριο φάσης

2.3 Ο πομποδέκτης IF

Χρησιμοποιείται ένας ολοκληρωμένος πομποδέκτης βελτιστοποιημένος για να λειτουργεί σε συστήματα τύπου DECT. Το τμήμα του δέκτη αποτελείται από έναν ενισχυτή IF σχεδιασμένο για βέλτιστη λειτουργία στα 110 MHz με συνολικό κέρδος 85 dB, έναν limiter, έναν quadrature detector και έναν αναλογικό αντισταθμιστικό βρόγχο DC. Χρησιμοποιείται ένας πυκνωτής και ένα tank (LC συντονισμένο κύκλωμα) το οποίο συνδέεται στην είσοδο QUAD_{IN} για να δημιουργηθεί ένα σήμα όμοιο με το αρχικό με διαφορά φάσης τ. Τα δύο σήματα οδηγούνται στον detector όπου γίνεται πολλαπλασιασμός τους. Στην έξοδο και μετά από κατωδιαβατό φίλτρο έχουμε τάση ανάλογη της σταθεράς Q του συντονισμένου κυκλώματος, των πλατών των δύο σημάτων και της κλασματικής απόκλισης της συχνότητας από την συχνότητα συντονισμού. Η εξίσωση αποδιαμόρφωσης είναι η εξής: $V_0 = K * Q * (f / f_0 - f_0 / f)$ [3]. Το block διάγραμμα του δέκτη παρουσιάζεται στο Σχήμα 5.



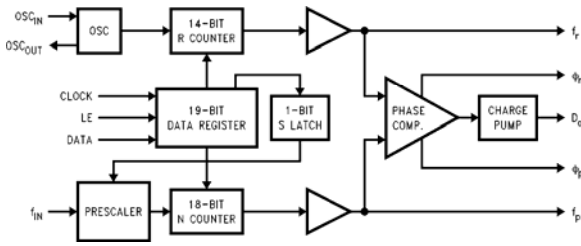
Σχήμα 5. Το block διάγραμμα του δέκτη.

Στην έξοδο DISC_{OUT} συνδέεται ένας transceiver/repeater διαύλου/γραμμής (bus/line) για να δώσει τον ψηφιακό παλμό.

3. Ο RF ΣΥΝΘΕΤΗΣ ΣΥΧΝΟΤΗΤΩΝ

3.1 Η λειτουργία του RF συνθέτη συχνότητων

Ο RF συνθέτης συχνότητων που χρησιμοποιείται έχει ίδια λειτουργία με τον συνθέτη συχνότητων του τμήματος βασικής ζώνης, με την διαφορά ότι είναι σχεδιασμένος για λειτουργία μέχρι την συχνότητα των 2.5 GHz. Οι λέξεις προγραμματισμού δεν είναι πλέον σταθερές και διαμορφώνονται ανάλογα με την επιθυμητή συχνότητα εξόδου. Η μόνη διαφορά είναι ότι εδώ είναι απαραίτητες δύο μόνο λέξεις, μία για τον R counter που περιλαμβάνει και τον προγραμματισμό του prescaler και μία για τον N counter. Στο Σχήμα 6 παρουσιάζεται συνοπτικά το block διάγραμμα.



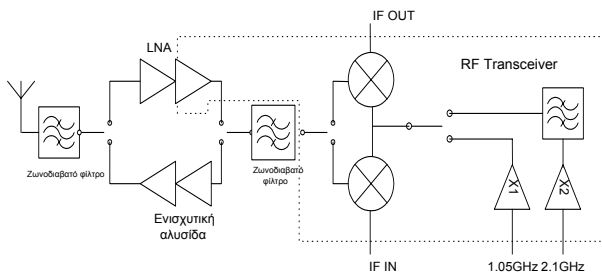
Σχήμα 6. Το block διάγραμμα του RF συνθέτη συχνοτήτων.

Ο R counter διαιρεί την συχνότητα του κρυσταλλικού ταλαντωτή με το R. Επίσης στην λέξη R περιλαμβάνεται και ο prescaler, ο οποίος λειτουργεί πολλαπλασιαστικά στην λέξη B.

Η συχνότητα εξόδου Fout διαιρείται από δεύτερο διαιρέτη (N counter) που αποτελείται από τις λέξεις A και B. Τελικά η συχνότητα εξόδου του ελεγχόμενου από τάση ταλαντωτή θα είναι $F_{out} = [P \times B] + A \times F_{osc} / R$. Ο αριθμός R αποθηκεύεται στον μετρητή R (R counter) που έχει εύρος 14-bit και ο Nout στον μετρητή N (N counter) που έχει εύρος 18-bit. Με κατάλληλες τιμές των παραμέτρων προκύπτουν οι επιθυμητές συχνότητες από 2280 GHz-2379 GHz. Υπάρχουν 72 κανάλια με βήμα συχνότητας (channel spacing) 1.4 MHz.

Το φίλτρο του RF συνθέτη συχνοτήτων σχεδιάζεται με παρόμοιο τρόπο όπως αυτό του συνθέτη συχνοτήτων του τμήματος βασικής ζώνης.

4. TO RF FRONT – END



Σχήμα 7. Το block διάγραμμα του RF Front – End.

4.1 Ο RF πομποδέκτης

Ο RF πομποδέκτης αποτελείται από έναν ενισχυτή χαμηλού θορύβου, ένα μίκτη λήψης, ένα μίκτη εκπομπής, ένα buffer και ένα frequency doubler στην είσοδο του σήματος του τοπικού ταλαντωτή. Ο LNA έχει noise figure 2.5 dB και κέρδος 14 dB. Ο μίκτης λήψης έχει noise figure 10.9 dB και κέρδος 8.5 dB. Ο frequency doubler χρησιμοποιείται στην περίπτωση που μια εφαρμογή απαιτεί την χρήση ενός VCO στα 1.05 GHz. Πριν το σήμα οδηγήσει τον μίκτη διπλασιάζεται ($2 \times 1.05 \text{ GHz} = 2.1 \text{ GHz}$). Στην έξοδο του doubler υπάρχει ένα απλό LC bandpass φίλτρο από το οποίο περνά η δεύτερη αρμονική στον μίκτη. Στην δεύτερη επιλογή, η οποία και χρησιμοποιείται, το

σήμα (2.3 GHz-2.4 GHz) περνά από έναν buffer και καταλήγει στον μίκτη. Η επιλογή της χρήσης του doubler ή όχι γίνεται με διακόπτη που περιέχεται στο chip. Ο LNA έχει δύο τρόπους λειτουργίας : 1) υψηλού κέρδους 14 dB και 2) χαμηλού κέρδους -10 dB και ελέγχεται με διακόπτη. Οι μεταγωγείς συχνότητας (up και down converters) χρησιμοποιούν το ίδιο pin (RF IN/OUT), με την βοήθεια ενός εσωτερικού διακόπτη, που είναι προσαρμοσμένο στα 50 Ω. Η έξοδος του up-converter, είναι σχεδιασμένη για να παρέχει ισχύ εξόδου της τάξεως των +3 dBm, με κέρδος 17 dB.

4.2 Η ενισχυτική αλυσίδα

Η ενισχυτική αλυσίδα αποτελείται από δύο broadband ενισχυτές 50 Ω, που λειτουργούν σε συχνότητες από DC έως 3 GHz. Το κέρδος καθενός από αυτούς στα 2.5 GHz είναι 20 dB και η μέγιστη ισχύς εξόδου 11.5 dBm (1 dB Comp.) Το noise figure είναι 3.8 dB και το IP3 23 dBm.

4.3 Ο LNA

Ο ενισχυτής χαμηλού θορύβου (LNA) που χρησιμοποιείται είναι των 3Volt, για εφαρμογές στην περιοχή συχνοτήτων από 0.8–6 GHz. Το noise figure είναι 1.85 dB και το κέρδος του 18.5 dB στα 2.5 GHz. Έχει ρυθμιζόμενο σημείο IP3 μέσω εξωτερικής αντίστασης. Η έξοδος είναι προσαρμοσμένη εσωτερικά στα 50 Ω, η είσοδος μερικώς προσαρμοσμένη και απαιτείται μια εξωτερική επαγωγή για καλύτερη λειτουργία.

4.4 Το Ζωνοδιαβατό φίλτρο

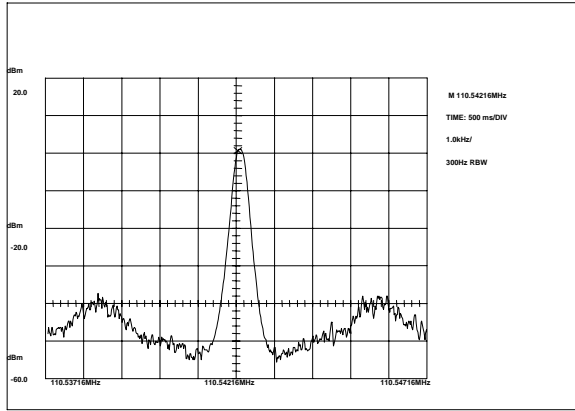
Το ζωνοδιαβατό φίλτρο που χρησιμοποιείται στο RF Front-End έχει τα παρακάτω χαρακτηριστικά :

- Center Frequency: 2440 MHz
- Insertion Loss: 0.9 dB
- 3 dB Bandwidth: 100 MHz

5. ΜΕΤΡΗΣΕΙΣ

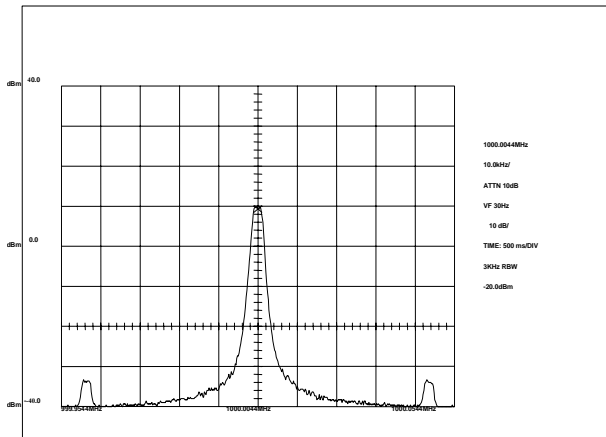
Παρακάτω παρουσιάζονται, τα φάσματα εκπομπής του τμήματος βασικής ζώνης και του RF Front – End, το φάσμα εκπομπής του RF Front – End με διαμόρφωση ημιτονικού σήματος συχνότητας 500 KHz και το φάσμα του λαμβανόμενου σήματος στην είσοδο του τμήματος βασικής ζώνης (διαμορφωμένο με ημίτονο συχνότητας 500 KHz). Τέλος, παρουσιάζεται η εκπομπή και λήψη πακέτων κατά την αποκατάσταση της ασύρματης ζεύξης. Για την πραγματοποίηση των μετρήσεων χρησιμοποιήθηκε ψηφιακός παλμογράφος και spectrum analyzer. Η κατασκευή των πλακετών έγινε έτσι ώστε να υπάρχει πρόσβαση σε όλα τα υποσυστήματα (baseband, RF synthesizer, RF Front – End) για την λήψη μετρήσεων. Μετρήσεις φάσματος (διαμορφωμένου ή μη) έγιναν με το spectrum analyzer. Ο παλμογράφος δίνει το ψηφιακό σήμα διαμόρφωσης ή αποδιαμόρφωσης στον πομπό ή το δέκτη αντίστοιχα.

Στο Σχήμα 8 παρουσιάζεται το φάσμα εκπομπής του φέροντος σήματος του τμήματος βασικής ζώνης. Η κεντρική συχνότητα είναι 110.5 MHz και η ισχύς εξόδου 0 dBm. Οι πλευρικοί λοβοί βρίσκονται ± 45 KHz δεξιά και αριστερά από τον κύριο λοβό στα επίπεδα των -40 dBm.



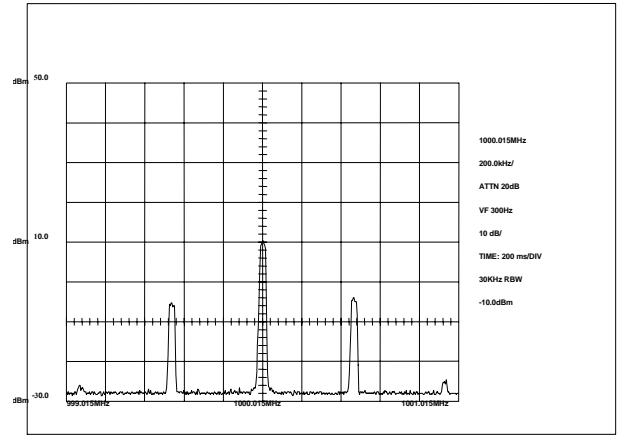
Σχήμα 8. Το φάσμα εκπομπής του τμήματος βασικής ζώνης χωρίς διαμόρφωση.

Στο Σχήμα 9 παρουσιάζεται το φάσμα εκπομπής του φέροντος σήματος του RF Front – End. Η κεντρική συχνότητα είναι 2390.5 GHz και η ισχύς $+10$ dBm. Οι πλευρικοί λοβοί βρίσκονται ± 45 KHz δεξιά και αριστερά του κεντρικού λοβού στα επίπεδα των -35 dBm.

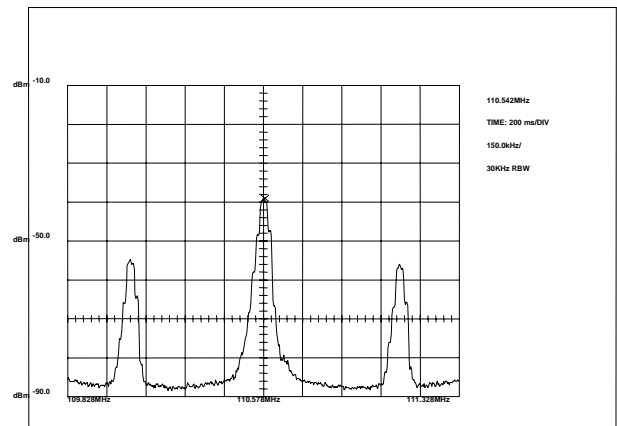


Σχήμα 9. Το φάσμα εκπομπής του πομπού στην είσοδο της κεραίας χωρίς διαμόρφωση.

Στα παρακάτω Σχήματα 10 και 11 παρουσιάζονται το φάσμα εκπομπής του συστήματος όταν η διαμόρφωση είναι ημίτονο 500 KHz (Σχ. 10) και το φάσμα του λαμβανόμενου σήματος (Σχ. 11). Παρατηρούμε ότι το λαμβανόμενο σήμα διατηρεί τα χαρακτηριστικά του εκπεμπόμενου σήματος όπως ο λόγος ισχύος κύριου / πλευρικών λοβών και η θέση των πλευρικών λοβών σε σχέση με τον κύριο. Η απώλεια ισχύος είναι αναμενόμενη και οφείλεται στο μέσο μετάδοσης.

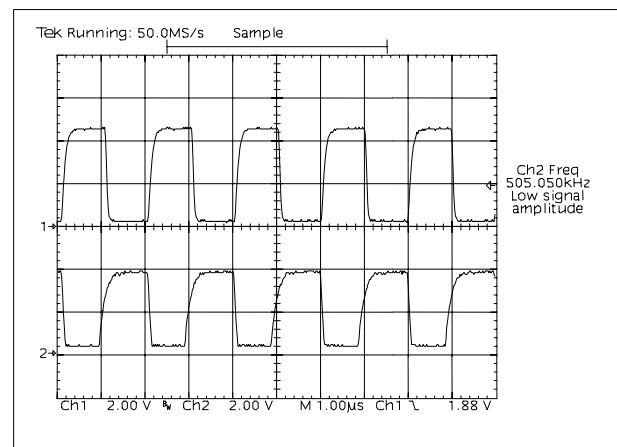


Σχήμα 10. Φάσμα εκπομπής με διαμόρφωση ημιτονικού σήματος συχνότητας 500 KHz, του RF Front – End.



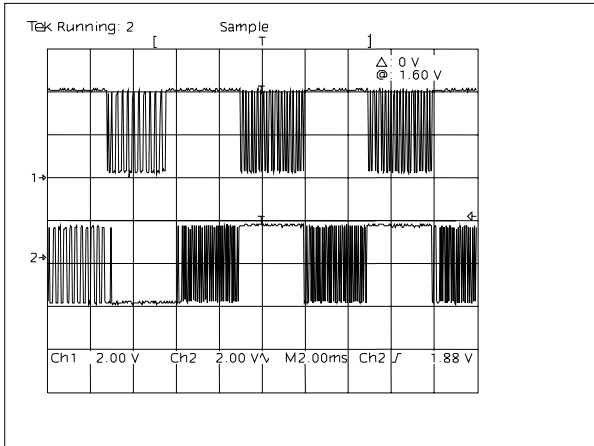
Σχήμα 11. Το φάσμα του λαμβανόμενου σήματος στην είσοδο του τμήματος βασικής ζώνης (διαμορφωμένο με ημίτονο συχνότητας 500 KHz).

Στο Σχήμα 12 παρουσιάζεται η εκπομπή και λήψη δεδομένων με ρυθμό μετάδοσης 1 Mbit/s. Συγκεκριμένα στο κανάλι 1 παρουσιάζεται η παλμοσειρά όπως οδηγείται στην είσοδο MOD IN του RF modem (Σχ. 1). Στο κανάλι 2 παρουσιάζεται η έξοδος του δεύτερου RF modem MOD OUT (Σχ. 1).



Σχήμα 12. Εκπομπή/λήψη δεδομένων με ρυθμό μετάδοσης 1Mbit/sec

Τέλος, η μέτρηση του Σχήματος 13 πραγματοποιείται ως εξής: Το ψηφιακό modem δημιουργεί ένα πακέτο δεδομένων το στέλνει (κανάλι 2) στο RF modem και αυτό το εκπέμπει. Το δεύτερο RF modem λαμβάνει το διαμορφωμένο σήμα, το αποδιαμορφώνει και το στέλνει στο δεύτερο ψηφιακό modem. Το ψηφιακό modem αναγνωρίζει το πακέτο και στέλνει ένα νέο πακέτο δεδομένων (κανάλι 1) το οποίο εκπέμπεται από το RF modem.



Σχήμα 13. Αποκατάσταση της ασύρματης ζεύξης.

6. ΑΝΑΦΟΡΕΣ

- [1] ATMEL 8-bit Microcontroller with 8K Bytes Flash
- [2] National Semiconductor, Frequency Synthesizer for RF Personal Communications
- [3] D. Pederson & K. Mayaram "Analog Integrated Circuits for Communication: Principles, Simulation and Design". Kluwer Academic Publishers, 1991